Vitor Amadeu Souza

FPGA

Aplicações em VHDL
Volume III

© 2023 by Cerne Tecnologia e Treinamento Ltda.

© 2023 by Vitor Amadeu Souza

Nenhuma parte desta publicação poderá ser reproduzida sem autorização prévia e escrita de **Cerne Tecnologia e Treinamento Ltda.** Este livro publica nomes comerciais e marcas registradas de produtos pertencentes a diversas companhias. O editor utiliza as marcas somente para fins editoriais e em benefício dos proprietários das marcas, sem nenhuma intenção de atingir seus direitos.

Maio de 2023

Direitos reservados por:

Cerne Tecnologia e Treinamento Ltda

Produção: *Cerne Tecnologia e Treinamento*

E-mail da Empresa: *cerne@cerne-tec.com.br*

Home Page: *www.cerne-tec.com.br.com.br*

Atendimento ao Consumidor: *sac@cerne-tec.com.br*

Contato com o Autor: *vitor@cerne-tec.com.br*



FEITO NO BRASIL

“Melhor é repelir dez verdades do que admitir uma única falsidade.”

Allan Kardec

Kits Didáticos e Gravadores da Cerne Tecnologia

A Cerne tecnologia têm uma linha completa de aprendizado para os microcontroladores da família PIC, 8051, Holtek, dsPIC, ARM e etc. Veja os detalhes de cada um nas figuras abaixo:



Kit Cerne CPLD

- CPLD ALTERA
- Botões
- Leds
- Gravação ICSP
- Display 7 Segmentos
- E muito mais!

Uma linha completa de componentes para o desenvolvimento de seus projetos eletrônicos como displays, PICs, botões, leds, cristais e etc.

Visite a nossa página na Internet, no endereço **www.cerne-tec.com.br** e conheça melhor nossos serviços e produtos.

Cerne

Conhecimento para o Desenvolvimento

www.cerne-tec.com.br

Sumário

Capítulo I – Metodologia de desenvolvimento.....6

Capítulo II – Exemplos no VHDL.....7

1. Multiplexador.....7
2. MUX/DEMUX digital e analógico.....9
3. Multiplexador 74HC157N.....9
4. Multiplexador 74HC151N.....12
5. Projeto de Multiplexador com 4 entradas.....14
6. Projeto de Multiplexador com 8 entradas.....17
7. Multiplexador 74HC4067.....20
8. MUX/DEMUX CD4051.....23
9. MUX/DEMUX CD4052.....25
10. MUX/DEMUX CD4053.....28
11. Projeto de Demultiplexador com 4 saídas.....30

Capítulo I
Metodologia de desenvolvimento

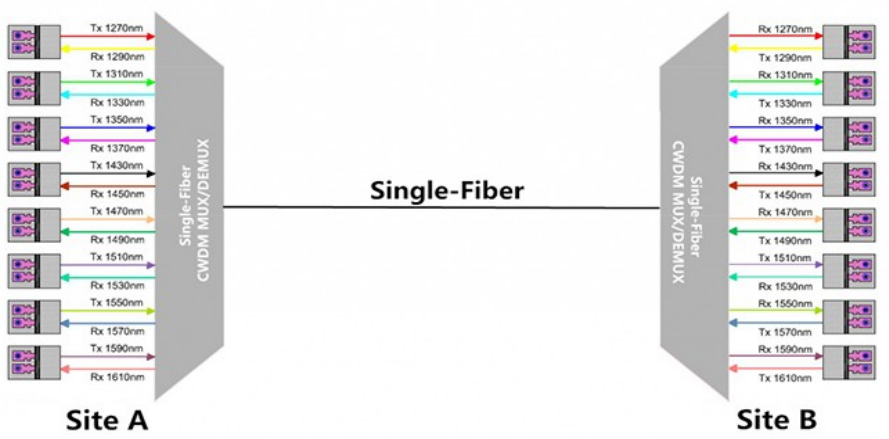
A proposta desta obra é continuar apresentando exemplos em VHDL para FPGA. Exemplos com multiplexador e demultiplexador são temas abordados neste volume.

Para isso, recomenda-se que o leitor leia a obra do volume passado *FPGA Aplicações em VHDL (2014)* e *FPGA Aplicações em VHDL Volume II (2023)* do mesmo autor e editora de modo a continuar seus estudos com eficiência.

Capítulo II
Exemplos no VHDL

1. Multiplexador

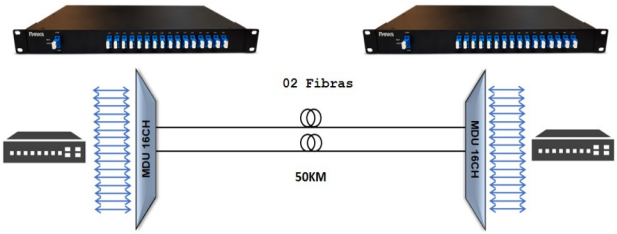
O objetivo de um multiplexador (MUX) é compartilhar um meio físico, neste caso um sinal ou canal com diversas entradas e é um dos recursos mais utilizados em telecomunicações, em que vários canais ficam multiplexados na frequência ou no tempo.



https://www.aceplusbrasil.com.br/news/tecnologia-mux-demux/

Na figura do exemplo acima é possível observar a presença de MUX/DEMUX onde dois equipamentos usam uma fibra óptica para permitir a comunicação com vários canais.

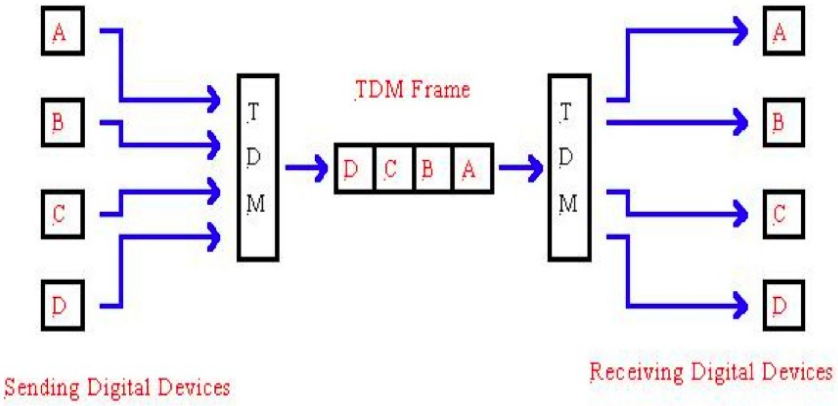
Um outro exemplo em que há uma linha de transmissão (TX) e outra de recepção (RX) permitindo a comunicação entre os 2 MUX/DEMUX.



Canais Banda C DWDM	
MUX – CH21 ao CH36	DEMUX – CH21 ao CH36

https://semeoconsultoria.com.br/2021/06/26/modelos-de-topologias-para-enlaces-em-dwdm/

A próxima figura trata apenas de um MUX e DEMUX ligado por um canal físico. Note que os 4 canais conectados ao TDM são multiplexados, passam pelo cabo e no receptor ocorre o processo inverso de demultiplexação, retornando assim ao sinal original.



http://www.gordostuff.com/2011/11/digital-multiplexing-time-division.html

2. MUX/DEMUX digital e analógico

O MUX/DEMUX digital é aquele que só trabalha com sinais digitais do tipo 0 (zero) e 1 (um). Entretanto, há modelos que trabalham com sinais analógicos, ou seja, uma tensão que pode variar entre uma faixa de valores entre 0V e 5V. Nesta literutura apenas o MUX/DEMUX digital será estudado.

3. Multiplexador 74HC157N

Este é um modelo de MUX onde em um único encapsulamento há 4 blocos multiplexadores de 2 entradas cada.

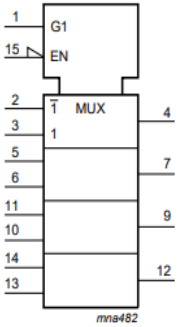
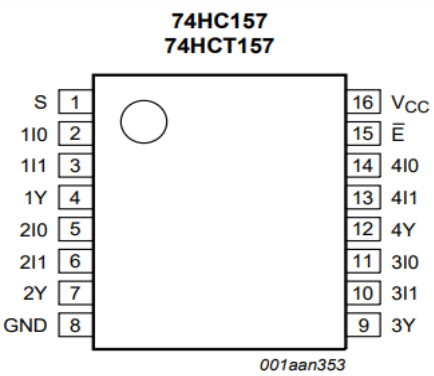


Diagrama de blocos multiplexador 74HC157N (Fonte: 74HC157N datasheet)



Pinagem do multiplexador 74HC157N (Fonte: 74HC157N datasheet)



Aspecto do 74HC157N encapsulamento DIP