



SCIENCES SUP

Cours condensé avec exercices corrigés

Licence d'informatique • DUT • Écoles d'ingénieurs

ARCHITECTURE DE L'ORDINATEUR

**Portes logiques,
circuits combinatoires,
arithmétique binaire,
circuits séquentiels et mémoires.
Exemple d'architecture.**

***Robert Strandh
Irène Durand***

DUNOD

ARCHITECTURE DE L'ORDINATEUR

**Portes logiques,
circuits combinatoires,
arithmétique binaire,
circuits séquentiels et mémoires.
Exemple d'architecture.**

Consultez nos catalogues sur le Web



édiscience
ETSF
InterEditions
Microsoft Press

Recherche

Par Titre

OK Collections Index thématique

Accueil
Contacts

Sciences et Techniques
Informatique
Gestion et Management
Sciences Humaines

Acheter
Mon panier

Interviews



Comme nous avons changé ! La saga inédite de 50 ans de bouleversements socioculturels
Alain de Vulpian



Mars, planète de mythes, planète d'espoirs
Francis Rocard

toutes les interviews

Événements

Saint-Valentin : j'aime mon couple... et je le soigne ! Interview exclusive de H. Jaoui

En librairie ce mois-ci

Spécial Révisions scientifiques ! Pour réussir vos examens, lisez avec DUNOD et EDISCIENCE et gagnez des chèques-lire de 15€ !

les librairies

- Nouveautés - Nouveautés - Nouveautés -



Image numérique couleur
De l'acquisition au traitement
Alain Trémeau, Christine Fernandez-Maloigne, Pierre Bonton



Risque Pays 2004
Coface, Le Moci



IDS
Détection et prévention des intrusions
IDS
Thierry Evangelista



De quelle vie voulez-vous être le héros ?
Tirer profit du passé pour réorganiser sa vie
Pierre-Jean De Jonghe

LES BIBLIOTHÈQUES DES MÉTIERS

- Gestion industrielle
- Métiers du vin
- Directeur d'établissement social et médico-social
- Toutes les bibliothèques

LES NEWSLETTERS

- Action sociale
- Entreprise
- Informatique et NTIC
- Documentation pour l'industrie
- Toutes les newsletters

bibliothèques des métiers
newsletters
ediscience.net
expert-sup.com

Notice légale

www.dunod.com

ARCHITECTURE DE L'ORDINATEUR

Portes logiques,
circuits combinatoires,
arithmétique binaire,
circuits séquentiels et mémoires.
Exemple d'architecture.

Robert Strandh

Professeur à l'université Bordeaux 1

Irène Durand

Maître de conférences à l'université Bordeaux 1

DUNOD

Illustration de couverture : contexture, digitalvision®

Le pictogramme qui figure ci-contre mérite une explication. Son objet est d'alerter le lecteur sur la menace que représente pour l'avenir de l'écrit, particulièrement dans le domaine de l'édition technique et universitaire, le développement massif du photocopillage. Le Code de la propriété intellectuelle du 1^{er} juillet 1992 interdit en effet expressément la photocopie à usage collectif sans autorisation des ayants droit. Or, cette pratique s'est généralisée dans les établissements	d'enseignement supérieur, provoquant une baisse brutale des achats de livres et de revues, au point que la possibilité même pour les auteurs de créer des œuvres nouvelles et de les faire éditer correctement est aujourd'hui menacée. Nous rappelons donc que toute reproduction, partielle ou totale, de la présente publication est interdite sans autorisation de l'auteur, de son éditeur ou du Centre français d'exploitation du droit de copie (CFC, 20, rue des Grands-Augustins, 75006 Paris).
--	--



© Dunod, Paris, 2005
ISBN 2 10 049214 4

Le Code de la propriété intellectuelle n'autorisant, aux termes de l'article L. 122-5, 2° et 3° a), d'une part, que les « copies ou reproductions strictement réservées à l'usage privé du copiste et non destinées à une utilisation collective » et, d'autre part, que les analyses et les courtes citations dans un but d'exemple et d'illustration, « toute représentation ou reproduction intégrale ou partielle faite sans le consentement de l'auteur ou de ses ayants droit ou ayants cause est illicite » (art. L. 122-4).

Cette représentation ou reproduction, par quelque procédé que ce soit, constituerait donc une contrefaçon sanctionnée par les articles L. 335-2 et suivants du Code de la propriété intellectuelle.

Table des matières

INTRODUCTION	1
--------------	---

PARTIE 1 • NOTIONS DE BASE

CHAPITRE 1 • NOTIONS PRÉALABLES	5
---------------------------------	---

Exercices	6
-----------	---

CHAPITRE 2 • PORTES	9
---------------------	---

2.1 Portes fondamentales	9
--------------------------	---

2.2 Portes combinées	11
----------------------	----

2.3 Combien existe-t-il de portes ?	13
-------------------------------------	----

2.4 Tout faire avec un seul type de porte	14
---	----

2.5 Récapitulatif	15
-------------------	----

Exercices	15
-----------	----

CHAPITRE 3 • CIRCUITS COMBINATOIRES	17
3.1 Table de vérité	18
3.2 Conception d'un circuit combinatoire	20
3.3 Récapitulatif	24
Exercices	25
CHAPITRE 4 • EXPRESSIONS LOGIQUES	27
4.1 Correspondance entre expression et circuit	27
4.2 Puissance des expressions	29
4.3 Simplicité des expressions logiques	29
4.4 Récapitulatif	30
Exercices	30
CHAPITRE 5 • CIRCUITS COMBINATOIRES CLASSIQUES	33
5.1 Multiplexeur	33
5.2 Démultiplexeur	36
5.3 Décodeur	36
5.4 Récapitulatif	38
Exercices	38
CHAPITRE 6 • ARITHMÉTIQUE BINAIRE	41
6.1 Entiers naturels	41
6.2 Entiers relatifs	42
6.3 Entiers de taille arbitraire	46
6.4 Nombres rationnels	47
6.5 Nombres flottants	48
6.6 La norme IEEE-754	49
6.7 Récapitulatif	51
Exercices	52

CHAPITRE 7 • CIRCUITS POUR L'ARITHMÉTIQUE BINAIRE	53
7.1 Addition entière binaire	53
7.2 Soustraction binaire	58
7.3 Multiplication et division binaires	58
7.4 Récapitulatif	59
Exercices	59
CHAPITRE 8 • BASCULES ET BISTABLES	61
8.1 Bascules	61
8.2 Horloge	64
8.3 Bistables	66
8.4 Récapitulatif	68
Exercices	68
CHAPITRE 9 • CIRCUITS SÉQUENTIELS	71
9.1 Table d'états	72
9.2 Conception d'un circuit séquentiel	73
9.3 Récapitulatif	74
Exercices	76
CHAPITRE 10 • CIRCUITS SÉQUENTIELS CLASSIQUES	77
10.1 Registres	77
10.2 Compteurs	79
10.3 Multiplication binaire	80
10.4 Récapitulatif	84
Exercices	84
CHAPITRE 11 • LOGIQUE À TROIS ÉTATS	85
11.1 Logique à trois états	85
11.2 Retour vers les transistors	86
11.3 Bus	88
11.4 Récapitulatif	88
Exercices	89

CHAPITRE 12 • MÉMOIRES	91
12.1 Mémoires à lecture/écriture	91
12.2 Mémoire à lecture seule	94
12.3 Récapitulatif	95
Exercices	95

PARTIE 2 • EXEMPLE D'ARCHITECTURE

CHAPITRE 13 • ÉLÉMENTS DE BASE	99
13.1 Compteur avec mise à zéro	99
13.2 Registre compteur	101
13.3 Registre compteur avec mise à zéro	101
13.4 Registre compteur avec mise à zéro et incrémentation	102
13.5 Micro-mémoire	104
13.6 Décodeur d'instructions	104
13.7 Unité arithmétique et logique (ALU)	105
13.8 Récapitulatif	106

CHAPITRE 14 • LE PREMIER ORDINATEUR	107
14.1 Architecture du premier ordinateur	107
14.2 Contenu de la micro-mémoire	110
14.3 Récapitulatif	118
Exercices	118

CHAPITRE 15 • EXTENSIONS DU PREMIER ORDINATEUR	119
15.1 Sauts conditionnels	119
15.2 Sous-programmes	124
15.3 Récapitulatif	137
Exercices	137

CHAPITRE 16 • ENTRÉES/SORTIES ET INTERRUPTIONS	141
16.1 Entrées et sorties	141
16.2 Interruptions	145
16.3 Récapitulatif	148
Exercices	148

PARTIE 3 • SUJETS AVANCÉS

CHAPITRE 17 • MÉMOIRE CACHE	151
17.1 Cache associatif	153
17.2 Cache direct	155
17.3 Solutions mixtes	157
17.4 Choix de la taille des blocs	159
17.5 Récapitulatif	159
Exercices	159
CHAPITRE 18 • MULTIPROGRAMMATION	161
18.1 Adressage relatif au compteur ordinal	162
18.2 Registres base et limite	164
18.3 Segmentation	166
18.4 Pagination	168
18.5 Processus	173
18.6 Changement de contexte	174
18.7 Instructions privilégiées	175
18.8 Protection	175
18.9 Récapitulatif	176
Exercices	176

CHAPITRE 19 • MÉMOIRE VIRTUELLE	179
19.1 Performance	179
19.2 Support matériel	180
19.3 Récapitulatif	181
Exercice	181

PARTIE 4 • ANNEXES

ANNEXE A • LE MODÈLE DE PROGRAMMATION	185
A.1 Registres	185
A.2 Instructions	186
ANNEXE B • SOLUTIONS DES EXERCICES	187
INDEX	205