Análisis y Diseño de Circuitos Electrónicos Analógicos

- Teoría y Ejercicios Resueltos -

VISION NET

Francisco J. Gabiola

Basil M. Al-Hadithi

ANÁLISIS Y DISEÑO DE CIRCUITOS ELECTRÓNICOS ANALÓGICOS

Teoría y Ejercicios Resueltos

FRANCISCO J. GABIOLA
DOCTOR INGENIERO DE TELECOMUNICACIÓN

BASIL M. AL-HADITHI
DOCTOR INGENIERO INDUSTRIAL

ANÁLISIS Y DISEÑO DE CIRCUITOS ELECTRÓNICOS ANALÓGICOS

Teoría y Ejercicios Resueltos

VISION NET

2007

ANÁLISIS Y DISEÑO DE CIRCUITOS ELECTRÓNICOS ANALÓGICOS

Teoría y Ejercicios Resueltos

© Autores: FRANCISCO J. GABIOLA
DOCTOR INGENIERO DE TELECOMUNICACIÓN
BASIL M. AL-HADITHI
DOCTOR INGENIERO INDUSTRIAL

© Editorial Vision Net
Avenida de Asturias s/n impares local 5
Semiesquina a Plaza Castilla 3
28029 Madrid (España)
Tel: 0034 91 3117696
url: www.visionlibros.com

ISBN: 978-84-9983-305-7

Diseño base cubierta: Basil M. Al-Hadithi.

Producido por Grupo Corporativo Visionnet.
Cuatro Amigos 5 Posterior 28029 Madrid (España)

Reservados todos los derechos. Esta publicación no puede ser reproducida, ni registrada, sin el permiso previo por escrito de los titulares del copyright.

Contenido

Prólogo VII

1. Circuitos de Polarización y Amplificación **1**
1.1. Introducción 1

2. Amplificador en Alta Frecuencia **53**
2.1. Circuito Equivalente en Pequeña Señal del Transistor Bipolar . . . 53
2.2. Especificaciones de la Respuesta en Frecuencia 54
2.3. Circuito Equivalente en Pequeña Señal del FET 55
2.3.1. Teorema de Miller 58
2.4. Método de las Constantes de Tiempo en Circuito Abierto: CTCA . 61

3. Realimentación en Circuitos Electrónicos **137**
3.1. Función de Transferencia de los Sistemas Realimentados 137
3.2. Topologías, Parámetros Privilegiados 138
3.2.1. Parámetros Característicos de Cuadripolos 138
3.2.2. Topología Paralelo-Paralelo 140
3.2.3. Topología Serie-Serie 141
3.2.4. Topología Paralelo-Serie 142
3.2.5. Topología Serie-Paralelo 142
3.3. Efectos de Carga entre el Amplificador Directo y el Bloque de Realimentación 143
3.3.1. Topología Paralelo-Paralelo 143
3.4. Efecto de la Realimentación sobre las Impedancias de Entrada y Salida 145
3.4.1. Impedancia de Entrada 145
3.4.2. Impedancia de Salida 146
3.5. Pasos a Seguir en la Resolución 146

4. Respuesta en Frecuencia de Amplificadores Realimentados 229
4.1. Criterio de Nyquist de Estabilidad 229
4.1.1. Consideraciones sobre la Representación de la Ganancia de Lazo Abierto $\acute{A}(\omega)\beta$ 229
4.2. Compensación 235
4.2.1. Compensación por Polo Dominante 237
4.2.2. Compensación por Polo-Cero 242

5. Osciladores 311
5.1. Frecuencia de Oscilación 315
5.2. Cálculo del Oscilador 315
5.2.1. Cálculo de la Ganancia del Lazo 315
5.3. Osciladores por Desplazamiento de Fase 316
5.4. Oscilador en Puente de Wien 318
5.5. Oscilador Colpitts 319
5.6. Circuito Oscilador de Cristal 322
5.7. Análisis de Osciladores LC. Método de las Tres Impedancias 324

6. Filtros Analógicos-Análisis y Síntesis 379
6.1. Función de Transferencia 379
6.2. Respuesta en Frecuencia 380
6.3. Función Atenuación 380
6.4. Filtros, Tipos 380
6.4.1. Filtro Paso Bajo 381
6.4.2. Filtro Paso Alto 381
6.4.3. Filtro Paso Banda 381
6.4.4. Filtro Banda Eliminada 381
6.4.5. Filtro Paso Todo 381
6.5. Banda de Paso y Banda Atenuada. Orden de un Filtro 381
6.6. Diseño de Filtros 382
6.6.1. Especificaciones: 382
6.6.2. Función de Transferencia: 382
6.6.3. Circuito: 382
6.7. Filtros de Primer Orden 383
6.7.1. Expresión General 383
6.8. Filtros de Segundo Orden 384
6.8.1. Expresión General 384
6.8.2. Calculo de Los Polos de la Función de Transferencia 384
6.9. Diseño de Filtros por Teoría de Aproximación 388
6.10. Especificaciones de Características: 389

6.11. Parámetros Discriminación y Selectividad 389
6.12. Función Característica 390
6.12.1. Filtro de Butterworth: 390
6.12.2. Filtro de Tchebycheff: 391
6.13. Otro Tipo de Especificaciones 391

Índice alfabético **437**

Prólogo

El Espacio Europeo de Educación Superior (EEES), conocido como proceso de Bolonia, va convirtiéndose poco a poco en una realidad. Disquisiciones aparte sobre las titulaciones e incluso sobre las materias, vamos a asistir a importantes cambios en los métodos docentes, en los contenidos, en los estilos y técnicas pedagógicas, trasladando el proceso de enseñanza hacia el estudiante.

El estudiante pasa a ser elemento activo más allá de los períodos reservados a los procesos de evaluación. Para que esto sea una realidad va a ser necesario poner en manos del estudiante toda una variedad de recursos. El presente libro pretende ser justamente eso, una contribución que se pone en manos del estudiante para favorecer ese proceso de aprendizaje.

Sin embargo, no se pretende que sea un recurso más, sino un material útil, probado por estudiantes, por todos esos alumnos de la asignatura Circuitos Electrónicos Analógicos de la Universidad Alfonso X el Sabio que han sabido aportar comentarios oficiales y oficiosos, correcciones y todo aquello que han considerado oportuno. Unos de forma sistemática y otros de forma esporádica, pero todos ellos cuentan con el agradecimiento expreso de los autores, y qué mejor sitio que el prólogo del libro para hacerlo. Sin vuestras aportaciones hubiese sido un libro, pero no este libro.

Se trata de un libro de aplicaciones electrónicas, y más concretamente en circuitos electrónicos analógicos, estructurado en seis grandes capítulos, cada uno de los cuales comienza con una breve introducción que resume los fundamentos teóricos que posteriormente se aplicarán. Puede considerarse un segundo curso de electrónica analógica, donde se asume que el lector ya es conocedor del funcionamiento básico de los componentes semiconductores y de los amplificadores a bajas frecuencias.

En el Capítulo 1 se encontrarán problemas basados en el transistor bipolar, el *FET* de unión, el *MOSFET* de deplexión y el *MOSFET* de enriquecimiento. Se trata principalmente de circuitos amplificadores monoetapa y multietapa donde se practica tanto la polarización como el análisis en pequeña señal. En el caso

de la polarización se hace hincapié en el estudio analítico así como en el gráfico. Los *FET* se utilizan tanto en zona activa como en zona óhmica, si bien en este último caso y para no complicar de forma extrema los problemas, se hace la aproximación poco ortodoxa de considerarlas *resistencias lineales* en todo el margen de funcionamiento. Respecto a los amplificadores multietapa, si bien se hace más énfasis en etapas acopladas en continua, también se plantean amplificadores acoplados en alterna. Otro tema de interés que el lector encontrará en los problemas de este capítulo es la respuesta en baja frecuencia. Aprovechando los condensadores de acoplo del generador al amplificador y del amplificador a la carga y aplicando el *método de las constantes de tiempo en cortocircuito* se procede a la estimación de la frecuencia de corte inferior de varios circuitos amplificadores.

El Capítulo 2 se centra en el análisis de amplificadores a alta frecuencia. Para su resolución se parte de los circuitos equivalentes en pequeña señal- alta frecuencia de los transistores y se recurre al teorema de Miller y al Método de las Constantes de Tiempo en Circuito Abierto, que de una forma aproximada permite hacer una estimación de las limitaciones en ancho de banda que presentan los amplificadores. El lector podrá encontrar analizadas con detalle las configuraciones de amplificadores más habituales y comprenderá que la razón de ser de algunas de ellas es justamente conseguir un mayor ancho de banda.

En el Capítulo 3 se presentan técnicas para analizar circuitos amplificadores realimentados negativamente. Partiendo de una breve descripción de las distintas topologías que pueden presentar estos circuitos y de un pequeño recordatorio de teoría cuadripolar se determinan los parámetros privilegiados que facilitarán la resolución. El análisis de estos circuitos se realiza bajo la consideración de que se encuentran a frecuencias medias.

En el Capítulo 4 encontrará aplicaciones en las que se analiza la influencia de la realimentación en la respuesta en frecuencia de los amplificadores. Se plantea el dilema entre potenciar la ganancia o hacerlo con el ancho de banda. A partir del criterio de estabilidad de Nyquist se evoluciona hacia un método para determinar la estabilidad de un amplificador basado en los diagramas de Bode, mucho más próximo a las técnicas del diseño electrónico. Se analizan técnicas de compensación empleadas en los amplificadores integrados que garantizan cualquier tipo de realimentación.

En el Capítulo 5 se tratan los circuitos osciladores. De los distintos planteamientos con los que se puede analizar este tipo de circuitos, se ha optado por aquel que supone retomar el concepto de estabilidad en circuitos realimentados, es decir, los osciladores se considerarán circuitos realimentados, pero en este caso positivamente. Se analizan los osciladores más populares y se introduce una técnica de análisis para los osciladores LC basado en el método de las tres impedancias que

facilita notablemente el diseño.

Finalmente, el Capítulo 6 está dedicado al análisis y diseño de filtros analógicos. Filtros paso bajo, paso alto, paso banda y banda eliminada, filtros de primer y segundo orden. Se verá cómo aplicar la teoría de la aproximación para obtener funciones de transferencia de filtros a partir de las especificaciones definidas de forma gráfica. Se realizarán implementaciones concretas de filtros Butterworth, Tchebycheff, y Sallen-Key.

Ya sabe lo que hemos pretendido los autores, ahora le toca a usted

Los autores
Madrid, Septiembre de 2007

Capítulo 1

Circuitos de Polarización y Amplificación

1.1. Introducción

En este capítulo encontrará problemas con circuitos amplificadores basados en *transistor bipolar*, *FET de unión*, *MOSFET de deplexión*, *MOSFET de enriquecimiento* y combinaciones de ellos. Se práctica tanto con amplificadores monoetapa como multietapa, y dentro de estos últimos se hace énfasis en los acoplados en continua frente a los acoplados en alterna.

Se sigue el procedimiento habitual en el diseño de amplificadores, es decir, en primer lugar se polariza para determinar el punto de trabajo, se analiza en pequeña señal a frecuencias medias y finalmente, en algunos casos, se analiza la respuesta en bajas frecuencias producida por los condensadores de acoplo.

En el caso de la polarización se hace hincapié tanto en el estudio analítico como en el gráfico. Para los circuitos con transistor bipolar y en lo referente a la característica de entrada se hace la consideración de que la tensión base-emisor permanece constante, por lo que únicamente será necesario centrarse en la característica de salida, es decir, el punto de trabajo vendrá dado por I_{CQ} y V_{CEQ}. Sin embargo, en los circuitos con dispositivos FET, además de la característica de salida, resultará fundamental la característica de entrada ya que, entre otras cosas, será la que permita distinguir el tipo de FET. Por lo tanto, para calcular el punto de trabajo será necesario determinar tres variables, I_{DQ}, V_{GSQ} y V_{DSQ}.

Deberá recordar que en el JFET la ecuación de entrada con el transistor en zona activa es

$$I_D = I_{DSS} \cdot \left(1 - \frac{V_{GS}}{V_p}\right)^2 \qquad V_p \leq V_{GS} \leq 0$$

donde

I_{DSS} es la corriente de saturación, es decir, la corriente de drenador que atraviesa el *JFET* cuando este alcanza la zona activa con $V_{GS} = 0\ V$

V_p es la tensión de estrangulamiento o estricción (pinch off), que es el valor de V_{GS} que anula el ancho del canal.

La ecuación de entrada del *MOSFET de deplexión* responde a la misma expresión pero ampliando la validez para tensiones $V_{GS} > 0$. En ambos casos se ha particularizado para *FET canal n*; extrapolar el margen de validez para los *FET canal p* es inmediato.

En el *MOSFET de enriquecimiento* la curva de entrada es también una parábola, pero los valores de tensión de puerta que permiten el funcionamiento del transistor son positivos (para canal inducido tipo n). En este caso la corriente máxima deberá ser limitada por el circuito de polarización. Para acentuar la analogía con el *JFET* suele utilizarse la siguiente expresión

$$I_D = I_{D2t} \cdot \left(\frac{V_{GS}}{V_t} - 1\right)^2$$

donde

I_{D2t} se define arbitrariamente y corresponde a la corriente de drenador que circula cuando $V_{GS} = 2 \cdot V_t$, es decir, cuando la tensión de puerta duplica a la tensión umbral.

V_t es la tensión umbral o tensión a partir de la cual puede considerarse que existe un canal tipo n inducido por la tensión V_{GS}. Desde ese momento existe un camino para que circule corriente entre drenador y fuente y el dispositivo pasa a comportarse de forma análoga a un *JFET de canal n*.

Se obtendrán los parámetros mencionados del dispositivo a partir de las características de entrada y salida y, a la inversa, características de entrada y salida a partir de los parámetros del dispositivo.

Por otro lado, los dispositivos FET se polarizarán tanto en zona activa como en zona óhmica, si bien en este segundo caso y para no complicar de forma extrema los problemas, se hará la aproximación poco ortodoxa de considerarlas *resistencias lineales* en todo el margen de funcionamiento. Para ello, resultará fundamental recordar las condiciones que delimitan la zona óhmica de la zona activa.

En el *JFET* la condición frontera entre los dos modos de funcionamiento es

$$V_{DS} = V_{GS} - V_p$$

es decir, el *JFET* está en zona óhmica cuando

$$V_{DS} < V_{GS} - V_p$$

y en zona activa cuando

$$V_{DS} > V_{GS} - V_p$$

Sin embargo, en ocasiones, resultará de especial interés escribir esta condición frontera en terminos de las variables I_D y V_{DS}, es decir, en terminos correspondientes a la característica de salida. Para ello, bastará sustituir esta condición en la ecuación correspondiente a la caraterística de entrada

$$\begin{aligned} I_D &= I_{DSS} \cdot \left(1 - \frac{V_{DS} + V_p}{V_p}\right)^2 = \\ &= I_{DSS} \cdot \left(\frac{V_{DS}}{V_p}\right)^2 \end{aligned}$$

En cuanto al análisis en pequeña señal se recurrirá a los circuitos equivalentes a frecuencias medias. En el caso de los *FET* todos ellos responden a un mismo modelo circuital, mientras que en el caso de los transistores bipolares aparece la resistencia r_π como elemento diferencial. Sin embargo, no debe olvidar el lector que habitualmente en los transistores bipolares suele despreciarse la contribución de la corriente de base frente a la de colector, por lo que en la obtención de varias de las características de los amplificadores, el tratamiento será indéntico independientemente del dispositivo semiconductor con el que se haya diseñado. Por lo general, y salvo los casos en los que se diga lo contrario, la resistencia de

salida (r_0 para los transistores bipolares y r_{ds} para los *FET*) se considerará ideal (infinita).

Se calcularán ganancias, impedancias y en algunas casos se estimará la respuesta en baja frecuencia provocada por los condensadores de acoplo. Se aplicará el *método de las constantes de tiempo en cortocircuito* y se comprobará que basta con conocer la impedancia de entrada y salida del amplificador para dar una estimación aproximada de la frecuencia de corte inferior de los amplificadores.

Problemas Resueltos

Problema 1.1

Resuelva los siguientes puntos para el amplificador de la figura 1.1, aplicando razonadamente las aproximaciones que considere oportunas.

Datos del circuito : $V_{CC} = 12\ V,\ R_1 = 27\ K\Omega,\ R_2 = 56\ K\Omega,$
$R_E = 100\ \Omega,\ R_C = 200\ \Omega,\ R_L = 200\ \Omega,$
$R_B = 5,6\ K\Omega,\ R_g = 600\ \Omega$

Datos del transistor : $V_{BE} = 0,7\ V,\ \beta = \beta_0 = 200,\ V_T = 25\ mV$

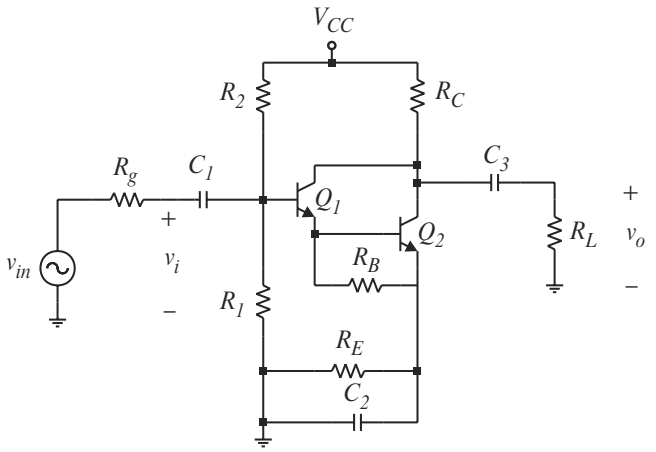

Figura 1.1

A) Calcule los valores de r_π y g_m para ambos transistores.

Para obtener estos parámetros de pequeña señal será necesario calcular previamente el punto de trabajo de los dos transistores.

Se supondrá que la corriente que circula por R_1 y R_2 es mucho mayor que $I_{B_{Q1}}$, es decir, que se está polarizando con un divisor de tensión resistivo; bajo este supuesto,

$$V_{B_{Q1}} = V_{CC} \cdot \frac{R_1}{R_1 + R_2} =$$

$$\begin{aligned} &= 12\ V \cdot \frac{27\ K\Omega}{27\ K\Omega + 56\ K\Omega} = \\ &= 3,9\ V \end{aligned}$$

y las tensiones en los emisores de los transistores Q_1 y Q_2 serán

$$\begin{aligned} V_{E_{Q1}} &= V_{B_{Q1}} - V_{BE} = \\ &= 3,9\ V - 0,7\ V = \\ &= 3,2\ V = \\ &= V_{B_{Q2}} \\ V_{E_{Q2}} &= V_{B_{Q2}} - V_{BE} = \\ &= 3,2\ V - 0,7\ V = \\ &= 2,5\ V \end{aligned}$$

de donde se obtiene que las corrientes por las resistencias R_E y R_B son

$$\begin{aligned} I_{R_E} &= \frac{V_{E_{Q2}}}{R_E} = \\ &= \frac{2,5\ V}{100\ \Omega} = \\ &= 25\ mA \\ I_{R_B} &= \frac{V_{BE}}{R_B} = \\ &= \frac{0,7\ V}{5,6\ K\Omega} = \\ &= 125\ \mu A \ << \ I_{R_E} \end{aligned}$$

Al ser despreciable la corriente que circula por R_B frente a la que fluye por R_E, puede afirmarse que

$$I_{R_E} \simeq I_{E_{Q2}} \simeq I_{C_{Q2}} \quad \rightarrow \quad I_{C_{Q2}} = 25\ mA$$

y, por lo tanto,

$$\begin{aligned} I_{B_{Q2}} &= \frac{I_{C_{Q2}}}{\beta} = \\ &= \frac{25\ mA}{200} = \\ &= 125\ \mu A \end{aligned}$$

con lo que

$$\begin{aligned} I_{E_{Q1}} &= I_{R_B} + I_{B_{Q2}} = \\ &= 125\ \mu A + 125\ \mu A = \\ &= 250\ \mu A \simeq I_{C_{Q1}} \ << \ I_{C_{Q2}} \end{aligned}$$

y se puede considerar que toda la corriente que circula por R_C va a parar al colector de Q_2 y, además, puede comprobarse la validez de la aproximación inicial del divisor de tensión:

$$\begin{aligned} I_{divisor} &= \frac{V_{CC}}{R_1 + R_2} = \\ &= \frac{12\ V}{27\ K\Omega + 56\ K\Omega} \simeq \\ &\simeq 145\ \mu A \ >> \ I_{B_{Q1}} = \frac{I_{C_{Q1}}}{\beta} = \\ &= \frac{250\ \mu A}{200} = \\ &= 1,25\ \mu A \end{aligned}$$

Con las corrientes obtenidas, los parámetros de pequeña señal quedan

$$\begin{aligned} g_{m1} &= \frac{I_{C_{Q1}}}{V_T} = \\ &= \frac{250\ \mu A}{25\ mV} = \\ &= 10\ m\Omega^{-1} \\ r_{\pi 1} &= \frac{\beta}{g_{m1}} = \frac{V_T}{I_{B_{Q1}}} = \end{aligned}$$

$$
\begin{aligned}
&= \frac{25\ mV}{1,25\ \mu A} = \\
&= 20\ K\Omega \\
g_{m2} &= \frac{I_{C_{Q2}}}{V_T} = \\
&= \frac{25\ mA}{25\ mV} = \\
&= 1\ \Omega^{-1} \\
r_{\pi 2} &= \frac{\beta}{g_{m2}} = \frac{V_T}{I_{B_{Q2}}} = \\
&= \frac{25\ mV}{125\ \mu A} = \\
&= 200\ \Omega
\end{aligned}
$$

B) Calcule la ganancia en tensión del amplificador a frecuencias medias.

El circuito equivalente en pequeña señal a frecuencias medias está representado en la figura 1.2

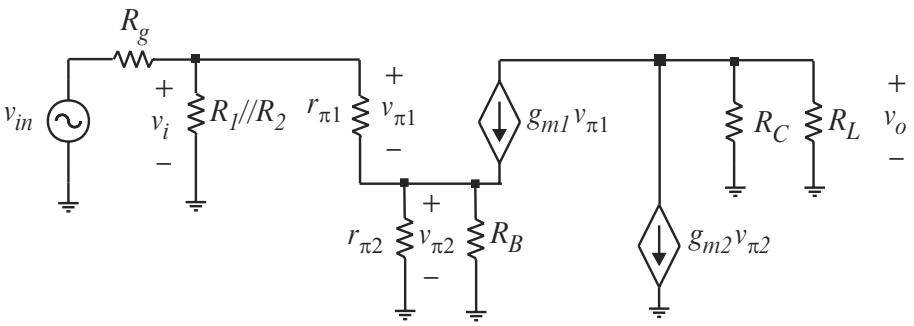

Figura 1.2

Teniendo en cuenta que $R_B >> r_{\pi 2}$ puede decirse que

$$
\begin{aligned}
R_B \parallel r_{\pi 2} &\simeq r_{\pi 2} = \\
&= 200\ \Omega
\end{aligned}
$$

Aplicando reflexión de impedancias de emisor a base (figura 1.3) se pueden escribir las ecuaciones que relacionan la salida con la entrada

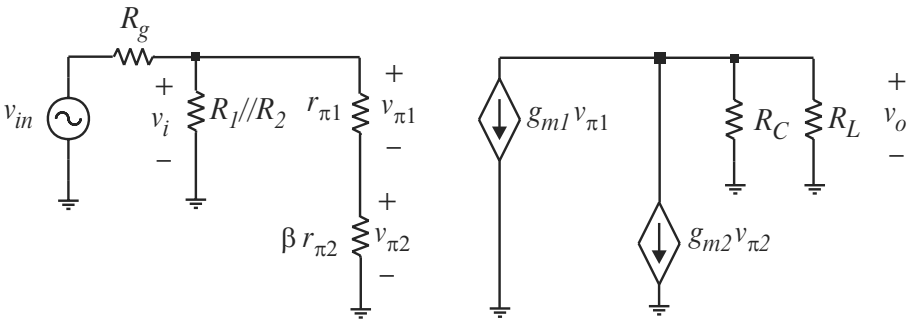

Figura 1.3

$$
\begin{aligned}
v_0 &= -(g_{m1} \cdot v_{\pi 1} + g_{m2} \cdot v_{\pi 2}) \cdot (R_C \parallel R_L) \\
v_{\pi 1} &= v_{in} \cdot \frac{r_{\pi 1}}{\beta \cdot r_{\pi 2} + r_{\pi 1}} = \\
&= v_{in} \cdot \frac{20\ K\Omega}{200\ \cdot 200\ \Omega + 20\ K\Omega} = \\
&= \frac{1}{3} \cdot v_{in} \\
v_{\pi 2} &= v_{in} \cdot \frac{\beta \cdot r_{\pi 2}}{\beta \cdot r_{\pi 2} + r_{\pi 1}} = \\
&= v_{in} \cdot \frac{200 \cdot 200\ \Omega}{200 \cdot 200\ \Omega + 20\ K\Omega} = \\
&= \frac{2}{3} \cdot v_{in}
\end{aligned}
$$

sustituyendo,

$$
v_0 = -\left(g_{m1} \cdot \frac{1}{3} \cdot v_{in} + g_{m2} \cdot \frac{2}{3} \cdot v_{in}\right) \cdot (R_C \parallel R_L)
$$

y puesto que

$$
\frac{g_{m1}}{3} << \frac{2 \cdot g_{m2}}{3}
$$

se obtiene

$$\begin{aligned} v_0 &\simeq -g_{m2} \cdot \frac{2}{3} \cdot v_{in} \cdot (R_C \parallel R_L) = \\ &= -1\ \Omega^{-1} \cdot \frac{2}{3} \cdot v_{in} \cdot (200\ \Omega \parallel 200\ \Omega) = \\ &= -66,6 \cdot v_{in} \end{aligned}$$

y, por lo tanto,

$$A_v = \frac{v_0}{v_{in}} = -66,6$$

C) Calcule la impedancia de entrada a frecuencias medias que "ve" el generador real.

Observando el circuito equivalente en pequeña señal de la figura 1.2 se comprueba que

$$\begin{aligned} Z_{in} &\simeq (R_1 \parallel R_2) \parallel (r_{\pi 1} + \beta \cdot r_{\pi 2}) = \\ &= (27\ K\Omega \parallel 56\ K\Omega) \parallel (20\ K\Omega + 200 \cdot 200\ \Omega) \simeq \\ &\simeq 14\ K\Omega \end{aligned}$$

D) Calcule el valor del condensador de acoplo C_1 si se sabe que provoca una frecuencia de corte a $50\ Hz$ (suponga que C_2 y C_3 son infinitamente grandes).

Tal como puede verse en la figura 1.4 la resistencia equivalente que "ve" el condensador C_1 es

$$\begin{aligned} R_{eqC_1} &= R_g + Z_{in} = \\ &= 600\ \Omega + 14\ K\Omega = \\ &= 14K6 \end{aligned}$$

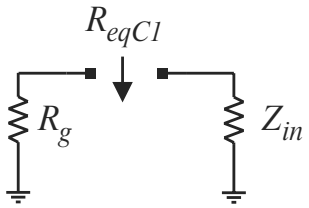

Figura 1.4

y, por lo tanto,

$$\begin{aligned} f_{corte} &= \frac{1}{2 \cdot \pi \cdot C_1 \cdot R_{eqC_1}} \rightarrow \\ \rightarrow \quad C_1 &= \frac{1}{2 \cdot \pi \cdot f_{corte} \cdot R_{eqC_1}} = \\ &= \frac{1}{2 \cdot \pi \cdot 50\ Hz \cdot 14K6} \simeq \\ &\simeq 220\ nF \end{aligned}$$

Problema 1.2

El amplificador de la figura 1.5 se ha diseñado con dos transistores iguales cuya característica de salida puede observarse en la figura 1.6. Inicialmente se considera que todos los condensadores son ideales.

$$\textbf{Datos del circuito} \;:\; V_{DD} = 6\ V,\ R_1 = 2\ K\Omega,\ R_2 = 1\ K\Omega,\ R_{S1} = R_{S2} = 7K5$$

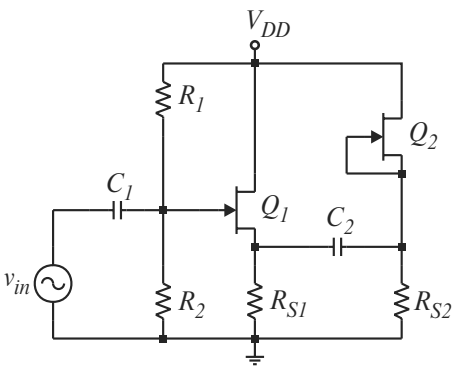

Figura 1.5

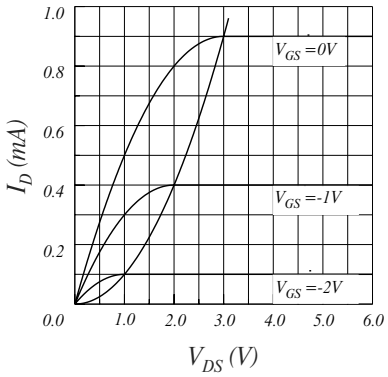

Figura 1.6

A) Obtenga los parámetros característicos de los transistores: V_p e I_{DSS}.

Este apartado se resuelve de forma gráfica recurriendo a la definición de I_{DSS}

$$I_{DSS} = I_D(V_{GS} = 0) = 0,9\ mA$$

y a la condición de estrangulamiento de canal en un $JFET$ ya que el límite entre la zona óhmica y la de saturación viene dada por la ecuación

$$V_{GS} - V_{DS} = V_p$$

y para el caso en el que $V_{GS} = 0\ V$

$$V_p = -V_{DS} = -3\ V$$

Por lo tanto, los parámetros característicos del transistor *JFET* son

$$\begin{aligned} I_{DSS} &= 0,9\ mA \\ V_p &= -3\ V \end{aligned}$$

B) Dibuje sobre la gráfica de la característica de salida la recta de carga de continua de los dos transistores y calcule los puntos de trabajo. Compárelos con los obtenidos de forma analítica. Si alguno de los transistores no está en zona activa, trátelo como una resistencia cuyo valor óhmico deberá calcularlo de forma aproximada.

La recta de carga de continua de salida del transistor Q_1 viene dada por la ecuación

$$V_{DD} = V_{DS1} + I_{D1} \cdot R_{S1} \tag{1.1}$$

- *Para* $V_{DS1} = 0\ V \ \rightarrow \ I_{D1} = \frac{V_{DD}}{R_{S1}} = \frac{6\ V}{7K5} = 0,8\ mA$
- *Para* $I_{D1} = 0\ A \ \rightarrow \ V_{DS1} = V_{DD} = 6\ V$

y su representación puede verse en la figura 1.7.

Al tratarse de una circuito polarizado con divisor de tensión

$$\begin{aligned} V_{R2} &= V_{DD} \cdot \frac{R_2}{R_1 + R_2} = \\ &= 6\ V \cdot \frac{1\ K\Omega}{2\ K\Omega + 1\ K\Omega} = \\ &= 2\ V \end{aligned}$$

que sustituyendo en la ecuación de entrada del circuito

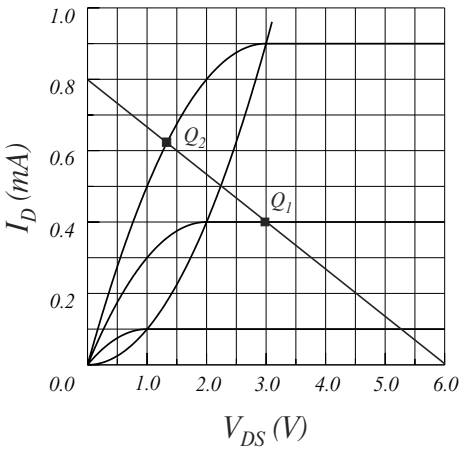

Figura 1.7

$$\begin{aligned} V_{R2} &= V_{GS_{Q1}} + I_{D_{Q1}} \cdot R_{S1} \quad \rightarrow \\ \rightarrow \quad I_{D_{Q1}} &= \frac{V_{R2} - V_{GS_{Q1}}}{R_{S1}} = \\ &= \frac{2\ V - V_{GS_{Q1}}}{7K5} \end{aligned} \tag{1.2}$$

De la ecuación de entrada del $JFET$ puede escribirse que

$$\begin{aligned} I_{D_{Q1}} &= I_{DSS} \cdot \left(1 - \frac{V_{GS_{Q1}}}{V_p}\right)^2 = \\ &= 0,9\ mA \cdot \left(1 - \frac{V_{GS_{Q1}}}{-3\ V}\right)^2 \end{aligned} \tag{1.3}$$

e igualando las ecuaciones 1.2 y 1.3

$$\begin{aligned} \frac{2 - V_{GS_{Q1}}}{6,75} &= 1 + \frac{V_{GS_{Q1}}^2}{9} + \frac{2}{3} \cdot V_{GS_{Q1}} \\ 0 &= 0,1 \cdot V_{GS_{Q1}}^2 + 0,82 \cdot V_{GS_{Q1}} + 0,7 \end{aligned}$$

que da lugar a dos soluciones, $-7,2\ V$ y $-1\ V$, de las cuales únicamente la segunda es válida. Por lo tanto,

$$V_{GS_{Q1}} = -1\ V$$

y sustituyendo en la ecuación 1.2

$$\begin{aligned} I_{D_{Q1}} &= \frac{2\ V - V_{GS_{Q1}}}{R_{S1}} = \\ &= \frac{2\ V + 1\ V}{7K5} = \\ &= 0,4\ mA \end{aligned}$$

y llevando a la ecuación 1.1

$$\begin{aligned} V_{DS_{Q1}} &= V_{DD} - I_{D_{Q1}} \cdot R_{S1} = \\ &= 6\ V - 0,4\ mA \cdot 7K5 = \\ &= 3\ V \end{aligned}$$

es decir, el punto de trabajo del transistor Q_1 es

$$\begin{aligned} V_{GS_{Q1}} &= -1\ V \\ I_{D_{Q1}} &= 0,4\ mA \\ V_{DS_{Q1}} &= 3\ V \end{aligned}$$

Puede comprobarse que estos resultados coinciden con los obtenidos de forma gráfica (figura 1.7) y que además el transistor Q_1 se encuentra en zona activa.

En el caso del transistor Q_2 la recta de carga de continua de salida viene dada por la ecuación

$$V_{DD} = V_{DS2} + I_{D2} \cdot R_{S2} \tag{1.4}$$

que tiene la misma forma que la ecuación 1.1 del transistor Q_1. Puesto que V_{DD} es igual para todo el circuito y además $R_{S1} = R_{S2}$, se puede

concluir que la recta de carga es la misma que la del transistor Q_1. Según la configuración circuital $V_{GS_{Q2}} = 0\ V$ y si se observa en la gráfica de la figura 1.7 el corte de la curva $V_{GS} = 0\ V$ con la recta de carga de Q_2, puede confirmarse que el transistor Q_2 se encuentra en zona óhmica.

Para calcular su valor se aproximará la zona óhmica por una recta de valor

$$\begin{aligned} R_{DS} &= \frac{3\ V}{0,9\ mA} = \\ &= 3K3 \end{aligned}$$

y la característica tensión corriente de Q_2 va a ser tratada de forma lineal aún sabiendo que es una aproximación,

$$V_{DS2} = R_{DS} \cdot I_{D2}$$

que sustituyendo en la ecuación 1.4

$$\begin{aligned} V_{DD} &= R_{DS} \cdot I_{D_{Q2}} + I_{D_{Q2}} \cdot R_{S2} \\ 6\ V &= 3K3 \cdot I_{D_{Q2}} + 7K5 \cdot I_{D_{Q2}} \rightarrow \\ \rightarrow\ I_{D_{Q2}} &= \frac{6\ V}{3K3 + 7K5} = \\ &= 0,5\ mA \end{aligned}$$

y, por lo tanto,

$$\begin{aligned} V_{DS_{Q2}} &= 3K3 \cdot 0,5\ mA = \\ &= 1,65\ V \end{aligned}$$

es decir, el punto de trabajo del transistor Q_2 es:

$$\begin{aligned} V_{GS_{Q2}} &= 0\ V \\ I_{D_{Q2}} &= 0,5\ mA \\ V_{DS_{Q2}} &= 1,65\ V \end{aligned}$$

Puede comprobarse que en el caso del transistor Q_2 no coinciden de forma exacta resultados gráficos y numéricos debido a la aproximación realizada en la zona óhmica.

C) Extraiga conclusiones del apartado anterior y calcule la resistencia que determinará la pendiente de la recta de carga en el amplificador.

Se trata de un amplificador en *drenador común* en el que la carga es un divisor de tensión formado por una resistencia y un *JFET* funcionando en zona óhmica (comportándose como una resistencia no lineal aunque aquí se le tratará como lineal).

La resistencia de la recta de carga de alterna se obtendrá del circuito equivalente en alterna (figura 1.8)

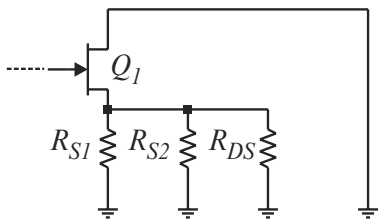

Figura 1.8

$$\begin{aligned} R_{AC} &= R_{S1} \parallel R_{S2} \parallel R_{DS} = \\ &= 7K5 \parallel 7K5 \parallel 3K3 = \\ &= 1755\ \Omega \end{aligned}$$

D) Considere ahora que el condensador C_1 no es ideal y está provocando una frecuencia de corte inferior de $200\ Hz$. ¿Cuánto vale C_1?.

El circuito necesario a efectos de la obtención de la resistencia equivalente que "ve" el condensador C_1 está representado en la figura 1.9

de donde

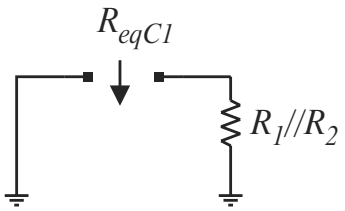

Figura 1.9

$$
\begin{aligned}
R_{eqC_1} &= R_1 \parallel R_2 = \\
&= 2\ K\Omega \parallel 1\ K\Omega \simeq \\
&\simeq 670\Omega \\
f_{corte} &= \frac{1}{2 \cdot \pi \cdot C_1 \cdot R_{eqC_1}} \quad \rightarrow \\
\rightarrow \quad C_1 &= \frac{1}{2 \cdot \pi \cdot f_{corte} \cdot R_{eqC_1}} = \\
&= \frac{1}{2 \cdot \pi \cdot 200\ Hz \cdot 670\ \Omega} = \\
&= 1,2\ \mu F
\end{aligned}
$$

Problema 1.3

El amplificador de la figura 1.10 se ha diseñado con un *JFET* cuya característica de salida puede observarse en la figura 1.11. Inicialmente se considera que todos los condensadores son ideales.

Datos del circuito : $V_{DD} = 2\ V,\ -V_{SS} = -2\ V,\ R_G = 1\ K\Omega,$
$R_D = 100\ \Omega,\ R_S = 1K5,\ R_L = 100\ \Omega$

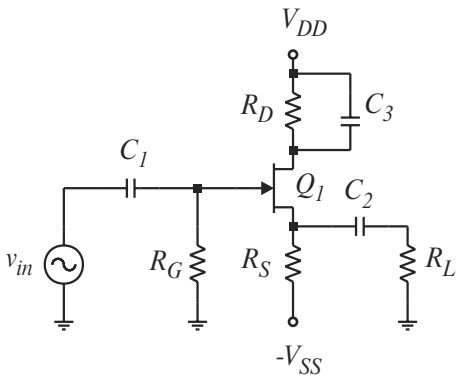

Figura 1.10

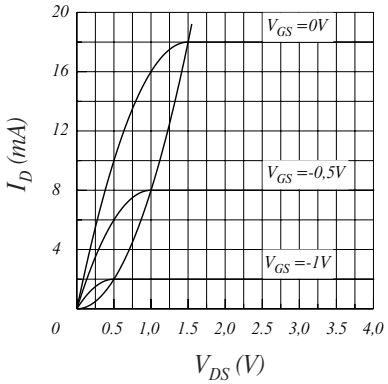

Figura 1.11

A) Obtenga de forma justificada los parámetros característicos del transistor: V_p e I_{DSS}.

Este apartado se resuelve de forma gráfica (figura 1.11) recurriendo a la definición de I_{DSS}

$$I_{DSS} = I_D(V_{GS} = 0) = 18\ mA$$

y a la condición de estrangulamiento de canal en un *JFET*, ya que el límite entre la zona óhmica y la de saturación viene dada por la ecuación

$$V_{GS} - V_{DS} = V_p$$

y para el caso en el que $V_{GS} = 0\ V$

$$V_p = -V_{DS} = -1,5\ V$$

Por lo tanto, los parámetros característicos del transistor *JFET* son

$$\begin{aligned} I_{DSS} &= 18\ mA \\ V_p &= -1,5\ V \end{aligned}$$

B) Obtenga y dibuje sobre la gráfica la recta de carga de continua.

La recta de carga de continua de salida del amplificador viene dada por la ecuación

$$V_{DD} - (-V_{SS}) = V_{DS1} + I_{D1} \cdot (R_D + R_S) \tag{1.5}$$

y los puntos de corte con los ejes serán

- *Para* $V_{DS1} = 0\ V \ \rightarrow \ I_{D1} = \frac{V_{DD}-(-V_{SS})}{R_D+R_S} = \frac{4\ V}{1K6} = 2,5\ mA$
- *Para* $I_{D1} = 0\ A \ \rightarrow \ V_{DS1} = V_{DD} - (-V_{SS}) = 4\ V$

Su representación puede verse en la figura 1.12.

C) Calcule el punto de trabajo de forma analítica.

La ecuación de entrada del circuito es

$$\begin{aligned} 0\ V - (-V_{SS}) &= V_{GS1} + I_{D1} \cdot R_S \ \rightarrow \\ \rightarrow \quad I_{D_{Q1}} &= \frac{V_{SS} - V_{GS_{Q1}}}{R_S} = \\ &= \frac{2\ V - V_{GS_{Q1}}}{1K5} \end{aligned} \tag{1.6}$$

De la ecuación de entrada del *JFET* se sabe que

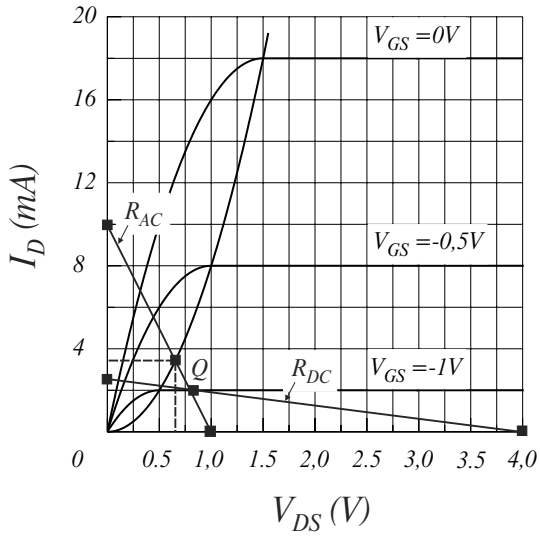

Figura 1.12

$$\begin{aligned} I_{D1} &= I_{DSS} \cdot \left(1 - \frac{V_{GS1}}{V_p}\right)^2 \\ &= 18\ mA \cdot \left(1 - \frac{V_{GS1}}{-1,5\ V}\right)^2 \end{aligned} \tag{1.7}$$

igualando las ecuaciones 1.6 y 1.7

$$\begin{aligned} 1,33\ mA &- 0,67 \cdot 10^{-3} \cdot V_{GS_{Q1}} = \\ &= 18\ mA \cdot (1 + 0,44 \cdot V_{GS_{Q1}}^2 + 1,33 \cdot V_{GS_{Q1}}) \end{aligned}$$

y ordenando términos se obtiene la ecuación

$$7,92 \cdot V_{GS_{Q1}}^2 + 24,61 \cdot V_{GS_{Q1}} + 16,67 = 0$$

que da lugar a dos posibles soluciones, $-1\ V$ y $-2\ V$, de las cuales únicamente la primera es válida. Por lo tanto,

$$V_{GS_{Q1}} = -1\ V$$

sustituyendo en la ecuación 1.6

$$\begin{aligned} I_{D_{Q1}} &= \frac{2\ V - V_{GS_{Q1}}}{1K5} = \\ &= \frac{2\ V + 1\ V}{1K5} = \\ &= 2\ mA \end{aligned}$$

y llevando a la ecuación 1.5

$$\begin{aligned} V_{DS_{Q1}} &= V_{DD} - (-V_{SS}) - I_{D_{Q1}} \cdot (R_D + R_S) = \\ &= 4\ V - 2\ mA \cdot 1K6 = \\ &= 0,8\ V \end{aligned}$$

es decir, el punto de trabajo del transistor Q_1 es:

$$\begin{aligned} V_{GS_{Q1}} &= -1\ V \\ I_{D_{Q1}} &= 2\ mA \\ V_{DS_{Q1}} &= 0,8\ V \end{aligned}$$

D) Obtenga y dibuje sobre la gráfica la recta de carga de alterna.

La resistencia de la recta de carga de alterna se obtiene a partir del circuito equivalente en alterna,

$$\begin{aligned} R_{AC} &= R_L \parallel R_S = \\ &= 100\ \Omega \parallel 1K5 \simeq \\ &\simeq 100\ \Omega \end{aligned}$$

La intersección de la recta de carga de alterna con el eje v_{DS} se producirá para un valor de tensión

$$\begin{aligned} V_{DS_{Q1}} + I_{D_{Q1}} \cdot R_{AC} &= \\ 0,8\ V + 2\ mA \cdot 100\ \Omega &= \\ &= 1\ V \end{aligned}$$

y la intersección de la recta de carga de alterna con el eje i_D se producirá para un valor de corriente

$$\begin{aligned} I_{D_{Q1}} + \frac{V_{DS_{Q1}}}{R_{AC}} &= \\ 2\ mA + \frac{0,8\ V}{100\ \Omega} &= \\ &= 10\ mA \end{aligned}$$

En la figura 1.12 puede verse la representación de dicha recta.

E) Calcule la máxima excursión simétrica. No desprecie la zona óhmica.

El límite entre la zona óhmica y la de saturación viene dada por la ecuación

$$V_{GS} - V_{DS} = V_p$$

y sustituyendo en la ecuación de entrada del *JFET*

$$\begin{aligned} I_D &= I_{DSS} \cdot \left(1 - \frac{V_p + V_{DS}}{V_p}\right)^2 \\ &= I_{DSS} \cdot \left(1 - 1 + \frac{V_{DS}}{V_p}\right)^2 \\ &= I_{DSS} \cdot \left(\frac{V_{DS}}{V_p}\right)^2 \end{aligned}$$

se obtiene la ecuación de la parábola que limita la zona óhmica de la de saturación en términos de las variables de salida (V_{DS}, I_D)

$$I_D = 18\ mA \cdot \left(\frac{V_{DS}}{-1,5\ V}\right)^2$$

De la intersección de esta curva con la recta de carga de alterna se obtendrá el valor mínimo que puede alcanzar V_{DS} y por debajo del cual entrará en zona óhmica

$$\begin{aligned} \frac{1\ V - V_{DS}}{100\ \Omega} &= 18\ mA \cdot \frac{V_{DS}^2}{2,25\ V^2} \\ 0,008 \cdot V_{DS}^2 + 0,01 \cdot V_{DS} - 0,01 &= 0 \end{aligned}$$

que da lugar a dos posibles soluciones, $0,625\ V$ y $-1,825\ V$, de las cuales únicamente la primera es válida. Por lo tanto,

$$V_{DSmin} = 0,625\ V$$

y la máxima excursión simétrica en valor pico a pico será

$$\begin{aligned} m.e.s &= 2 \cdot (0,8\ V - 0,625\ V) = \\ &= 0,35\ V_{pp} \end{aligned}$$

F) Considere ahora que el condensador C_1 no es ideal y está provocando una frecuencia de corte de $500Hz$. ¿Cuánto vale C_1?.

El circuito necesario a efectos de la obtención de la resistencia equivalente que "ve" el condensador C_1 está representado en la figura 1.13

de donde

$$R_{eqC_1} = R_G =$$

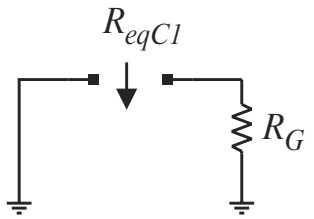

Figura 1.13

$$
\begin{aligned}
& = 1\ K\Omega \\
f_{corte} & = \frac{1}{2 \cdot \pi \cdot C_1 \cdot R_{eqC_1}} \quad \rightarrow \\
\rightarrow \quad C_1 & = \frac{1}{2 \cdot \pi \cdot f_{corte} \cdot E_{eqC_1}} = \\
& = \frac{1}{2 \cdot \pi \cdot 500\ Hz \cdot 1\ K\Omega} = \\
& = 0,32\ \mu F
\end{aligned}
$$

Problema 1.4

El circuito de la figura 1.14 es un amplificador de dos etapas. Los circuitos de polarización están diseñados para que las corrientes de colector del transistor bipolar y de drenador del *FET* sean ambas $5mA$. El condensador C_2 se considerará ideal.

Datos del transistor bipolar : $\beta_0 = 200,\ V_T = 25\ mV$
Datos del *FET* : $g_m = 0,05\ \Omega^{-1}$
Datos del circuito : $R_G = 1\ M\Omega,\ R_D = 1\ K\Omega,$
$R_S = 500\ \Omega,\ R_1 = 0,5\ M\Omega,$
$R_2 = 1\ M\Omega,\ R_E = 100\ \Omega,$
$R_L = 100\ \Omega$

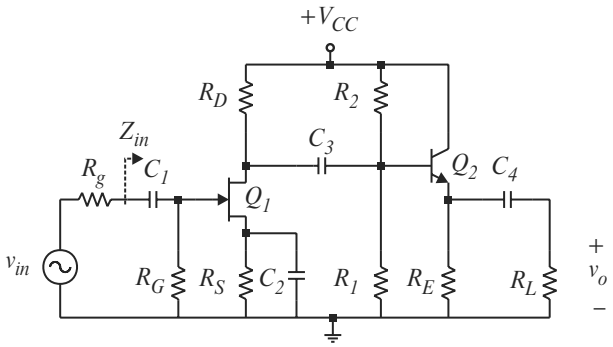

Figura 1.14

A) Identifique la configuración de cada etapa. Indique qué función principal realiza cada una de ellas (ganancia en tensión, en corriente o ambas).

A la primera etapa la señal entra por puerta y sale por drenador por lo que presenta una configuración en fuente común. Su función es aportar ganancia en tensión y en corriente. A la segunda etapa la señal entra por base y sale por emisor por lo que presenta una configuración en colector común. Su función es aportar ganancia en corriente.

B) Dibuje el circuito equivalente en pequeña señal a frecuencias medias del amplificador completo. Escriba todos los valores de los componentes. Realice las aproximaciones que considere adecuadas.

Suponga que los efectos en el circuito de la resistencia de salida r_0 del transistor bipolar y de la resistencia de salida del r_{ds} del *FET* son despreciables.

El circuito equivalente en pequeña señal a frecuencias medias del amplificador completo está representado en la figura 1.15

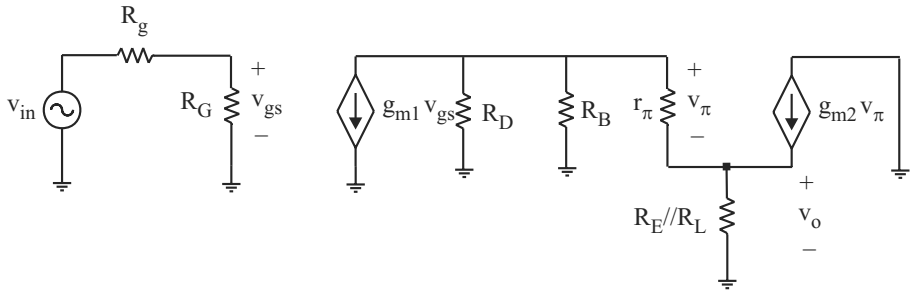

Figura 1.15

donde

$$\begin{aligned} r_\pi &= \frac{V_T \cdot \beta_0}{I_{C_{Q2}}} = \\ &= \frac{25\ mV \cdot 200}{5\ mA} = \\ &= 1\ K\Omega \\ g_{m_2} &= \frac{I_{C_{Q2}}}{V_T} = \\ &= \frac{5\ mA}{25\ mV} = \\ &= 0,2\ \Omega^{-1} \end{aligned}$$

La resistencia del generador R_g es mucho menor que R_G por lo que al estar en serie, aquella puede considerarse despreciable frente a esta.

La resistencia $R_B = R_1 \parallel R_2 = 1\ M\Omega \parallel 0,5\ M\Omega = 0,33\ K\Omega$ es mucho mayor que R_D por lo que al estar en paralelo, aquella puede considerarse despreciable frente a esta.

C) Calcule la ganancia en tensión a frecuencias medias definida como

$A_v = \frac{v_0}{v_{in}}$ así como la impedancia de entrada Z_{in} según está definida en la figura 1.14.

En primer lugar se plantea la ecuación que relaciona v_0 con v_π,

$$\begin{aligned} v_0 &= (R_E \parallel R_L) \cdot (g_{m_2} \cdot v_\pi + \frac{v_\pi}{r_\pi}) \simeq \\ &\simeq (R_E \parallel R_L) \cdot g_{m_2} \cdot v_\pi = \\ &= 50\ \Omega \cdot 0,2\ \Omega{-}1 \cdot v_\pi = \\ &= 10 \cdot v_\pi \end{aligned} \tag{1.8}$$

A continuación la ecuación que relaciona v_π con v_{gs}, donde para facilitar el calculo se realizará reflexión de impedancias de emisor a base del transistor bipolar,

$$\begin{aligned} v_\pi &= -g_{m_1} \cdot v_{gs} \cdot \frac{R_D \cdot r_\pi}{R_D + r_\pi + (R_E \parallel R_L) \cdot \beta_0} = \\ &= -0,05\ \Omega^{-1} \cdot v_{gs} \cdot \frac{1\ K\Omega \cdot r_\pi}{1\ K\Omega + 1\ K\Omega + 50\ \Omega \cdot 200} = \\ &= -4,17 \cdot v_{gs} \end{aligned} \tag{1.9}$$

Finalmente, la ecuación que relaciona v_{gs} con v_{in} y que en este caso, puesto que se ha despreciado R_g, coinciden,

$$v_{in} = v_{gs} \tag{1.10}$$

Por lo tanto, sustituyendo la ecuación 1.10 en 1.9 y esta a su vez en la ecuación 1.8, se llega a que

$$\begin{aligned} v_{in} &= -\frac{v_\pi}{4,17} = -\frac{v_0}{10 \cdot 4,17} \quad \rightarrow \\ \rightarrow \quad A_v &= \frac{v_0}{v_{in}} = -41,7 \end{aligned}$$

La impedancia de entrada se obtiene de forma directa ya que

$$\begin{aligned} Z_{in} &\simeq R_G = \\ &= 1\ M\Omega \end{aligned}$$

D) Calcule las resistencias equivalentes vistas por los condensadores C_1, C_3, C_4.

En la figura 1.16 está representado el circuito que permitirá obtener la resistencia equivalente que "ve" el condensador C_1

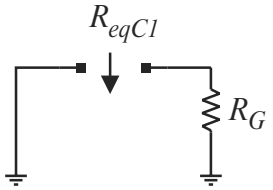

Figura 1.16

de forma directa se obtiene que

$$\begin{aligned} R_{eqC_1} &= R_G = \\ &= 1\ M\Omega \end{aligned}$$

En la figura 1.17 está representado el circuito que permitirá obtener la resistencia equivalente que "ve" el condensador C_3.

Al ser $v_{gs} = 0$, se anula la fuente de corriente dependiente de tensión y, por lo tanto, se comporta como un circuito abierto. En estas condiciones la resistencia equivalente queda

$$\begin{aligned} R_{eqC_3} &= R_D + R_B \parallel (r_\pi + (R_E \parallel R_L) \cdot \beta_0) = \\ &= 1\ K\Omega + 0,33\ M\Omega \parallel (1\ K\Omega + (100\ \Omega \parallel 100\ \Omega) \cdot 200) \simeq \\ &\simeq 12\ K\Omega \end{aligned}$$

En la figura 1.18 está representado el circuito que permitirá obtener la resistencia equivalente que "ve" el condensador C_4.

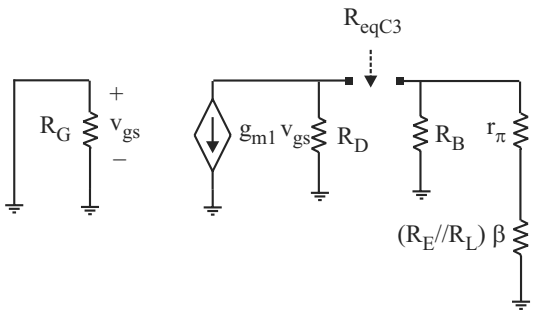

Figura 1.17

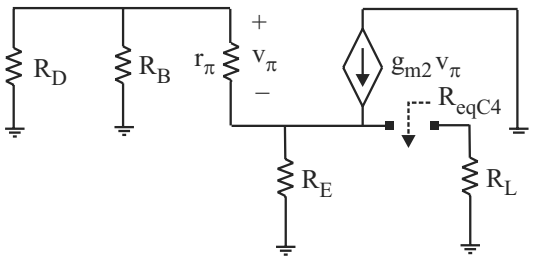

Figura 1.18

El circuito resultará más fácil de resolver si se vuelve a dibujar tal como aparece en la figura 1.19.

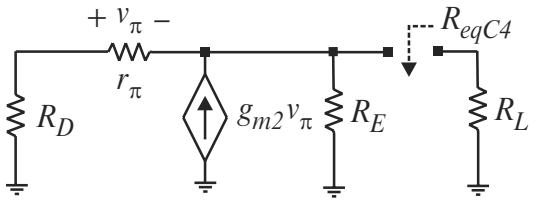

Figura 1.19

donde puede verse que la resistencia equivalente que "ve" el condensador C_4 es la resistencia de carga R_L en serie con la resistencia equivalente de todo lo que hay a la izquierda del punto de cálculo, es decir, será suficiente con realizar el cálculo del circuito representado en la figura 1.20.

cuyas ecuaciones son,